

(51) Int.Cl.<sup>6</sup>

H 0 3 B 28/00

H 0 3 K 4/02

識別記号

F I

H 0 3 B 28/00

H 0 3 K 4/02

B

C

審査請求 未請求 請求項の数 7 O L (全 10 頁)

(21) 出願番号 特願平9-333792  
 (22) 出願日 平成9年(1997)12月4日

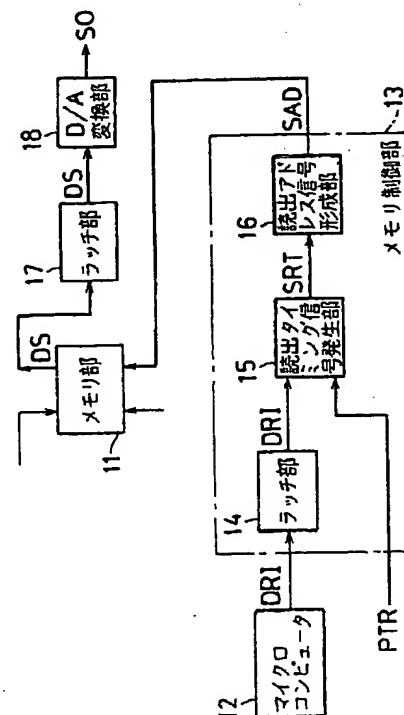
(71) 出願人 000002185  
 ソニー株式会社  
 東京都品川区北品川6丁目7番35号  
 (72) 発明者 富澤 秀和  
 東京都品川区北品川6丁目7番35号 ソニ  
 ー株式会社内  
 (74) 代理人 弁理士 神原 貞昭

(54) 【発明の名称】 信号発生回路

(57) 【要約】

【課題】 メモリ手段からそれに格納されたデータを所定の時間間隔をもって順次読み出し、読み出されたデータにD/A変換を施して信号波形を得るにあたり、得られる信号波形の歪みが効果的に抑制されることになるものとする。

【解決手段】 信号データを格納したメモリ部11と、データ読出時間間隔をあらわす時間間隔データを保持するラッチ部14と、ラッチ部14からの時間間隔データに応じた読出タイミング信号を発生するとともに、読出タイミング信号の周期のデータ読出時間間隔との差についての累計を行って、累計の結果がクロックパルス信号の1周期を超えると、読出タイミング信号の周期をクロックパルス信号の1周期分だけ長くする読出タイミング信号発生部15と、読出タイミング信号に応じてメモリ部11から信号データを読み出す読出アドレス信号形成部16と、メモリ部11から読み出される信号データにD/A変換を施し、形成されるべき信号を得るD/A変換部18とを備える。



Best Available Copy